

概述

TP1001 是一款支持 QC2.0 快速充电协议的低成本接口控制芯片。TP1001 集成了所有必要的功能，可以将 QC2.0 功能添加到 AC/DC 适配器、充电器和移动电源等其他开关电源设备中，以实现支持 QC2.0 协议的受电设备的快速充电功能。

TP1001 支持 QC2.0 协议的整个输出电压范围，包括 A 类规范的输出电压范围(5V,9V,12V)和 B 类规范的输出电压范围(5V,9V,12V,20V)。TP1001 具有可选的 B 类规范的输出电压抑制功能，这可避免受电设备因为开关电源所提供的输出电压过高而导致意外损坏。

TP1001 在启用输出电压调整之前会自动检测所连接的受电设备是否支持 QC2.0 协议。如果检测到受电设备不支持 QC2.0 协议，TP1001 则会工作在 BC1.2 模式，保持默认的 5V 电压输出，以确保传统的 5V 输入的 USB 受电设备能够安全工作。

TP1001 内部集成了电源稳压器，可以满足 5~20V 的宽开关电源输出电压来对芯片进行外部供电。同时，TP1001 具有多种保护功能以保证系统的稳定和可靠。包括可选的 B 类规范输出电压抑制，芯片引脚开路保护，芯片相邻引脚短路保护和芯片供电欠压保护等。

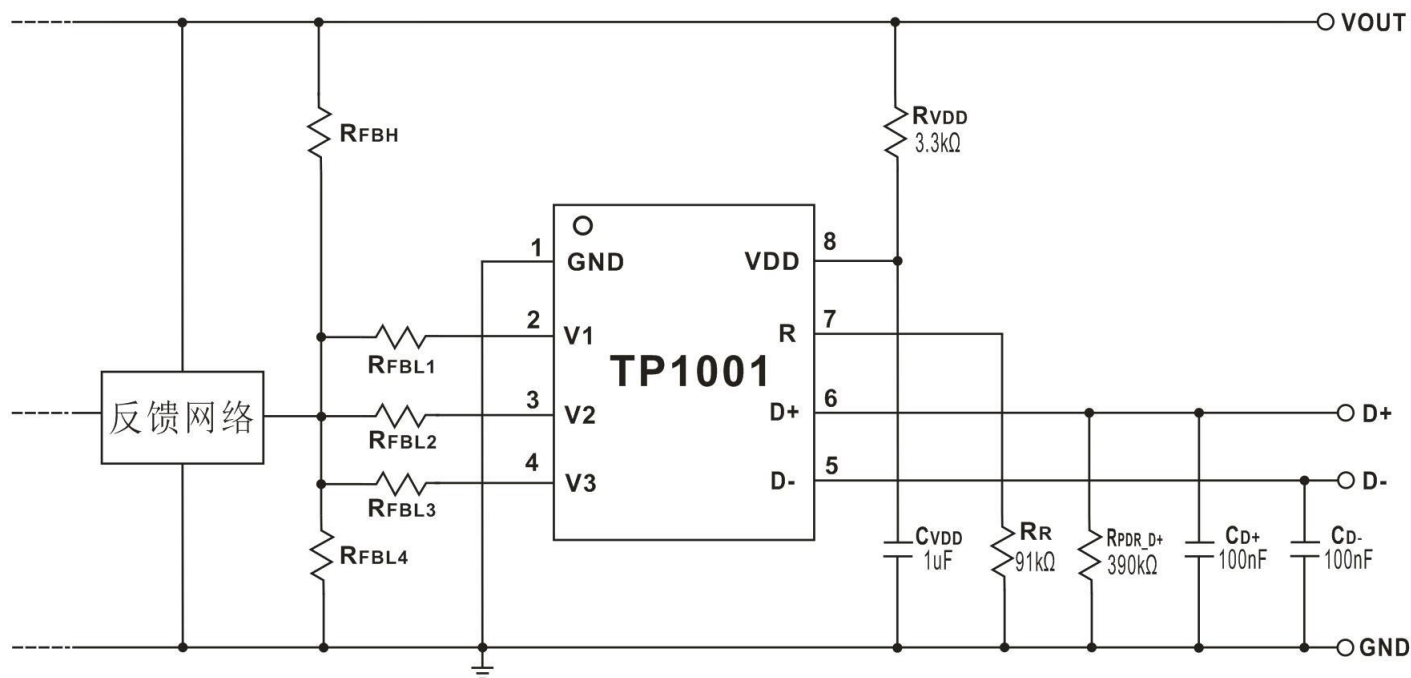
特点

- 支持 QC2.0 协议的整个输出电压范围
A 类规范：5V,9V 和 12V
B 类规范：5V,9V,12V 和 20V
- 兼容 USB 电池充电规范 1.2 版本
自动 USB DCP 短路 D+至 D-
默认 5V 输出模式
- 芯片超低工作电流，待机功耗低
5V 输出电压时功耗低于 1mW
- 5~20V 的宽芯片供电电压
- 可选的 B 类规范输出电压抑制功能
- 芯片引脚开路保护功能
- 芯片相邻引脚短路保护功能
- 芯片供电欠压保护
- 系统 BOM 成本低
- 采用 SOP8L 封装

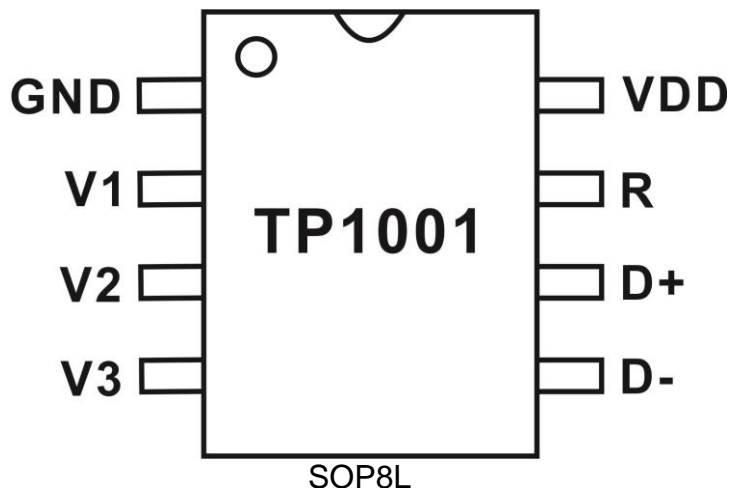
应用

- AC/DC 适配器
- 车载充电器，便携式充电器
- 移动电源
- 其他 USB 专用充电接口(DCP)设备

典型应用电路



管脚



管脚描述

管脚编号	管脚名称	描述
1	GND	芯片地
2	V1	输出电压调整开关的漏极输入引脚，用于设置 9V,12V 和 20V 输出电压
3	V2	输出电压调整开关的漏极输入引脚，用于设置 12V 和 20V 输出电压
4	V3	输出电压调整开关的漏极输入引脚，用于设置 20V 输出电压
5	D-	USB D-输入引脚
6	D+	USB D+输入引脚
7	R	芯片带隙基准电压输出引脚，连接电阻到地设置芯片的基准电流
8	VDD	芯片电源引脚，连接电容到地

极限参数 (注 1)

参数	额定值	单位
V1,V2,V3,D-,D+,R,VDD 到 GND 电压	-0.3~+7	V
VDD 引脚电流	25	mA
V1,V2,V3 引脚电流	0.5	mA
D+,D-引脚电流	1	mA
储存环境温度	-50~+150	°C
工作结温范围	-40~+150	°C
工作环境温度	-40~+105	°C
ESD 水平(HBM)	2000	V
ESD 水平(MM)	200	V

推荐工作范围

参数	符号	工作条件	推荐值	单位
芯片工作电压	VDD	开关电源输出电压为 5~20V	4.3~6.1	V
工作环境温度	T _{OP}	正常工作	-20~+85	°C

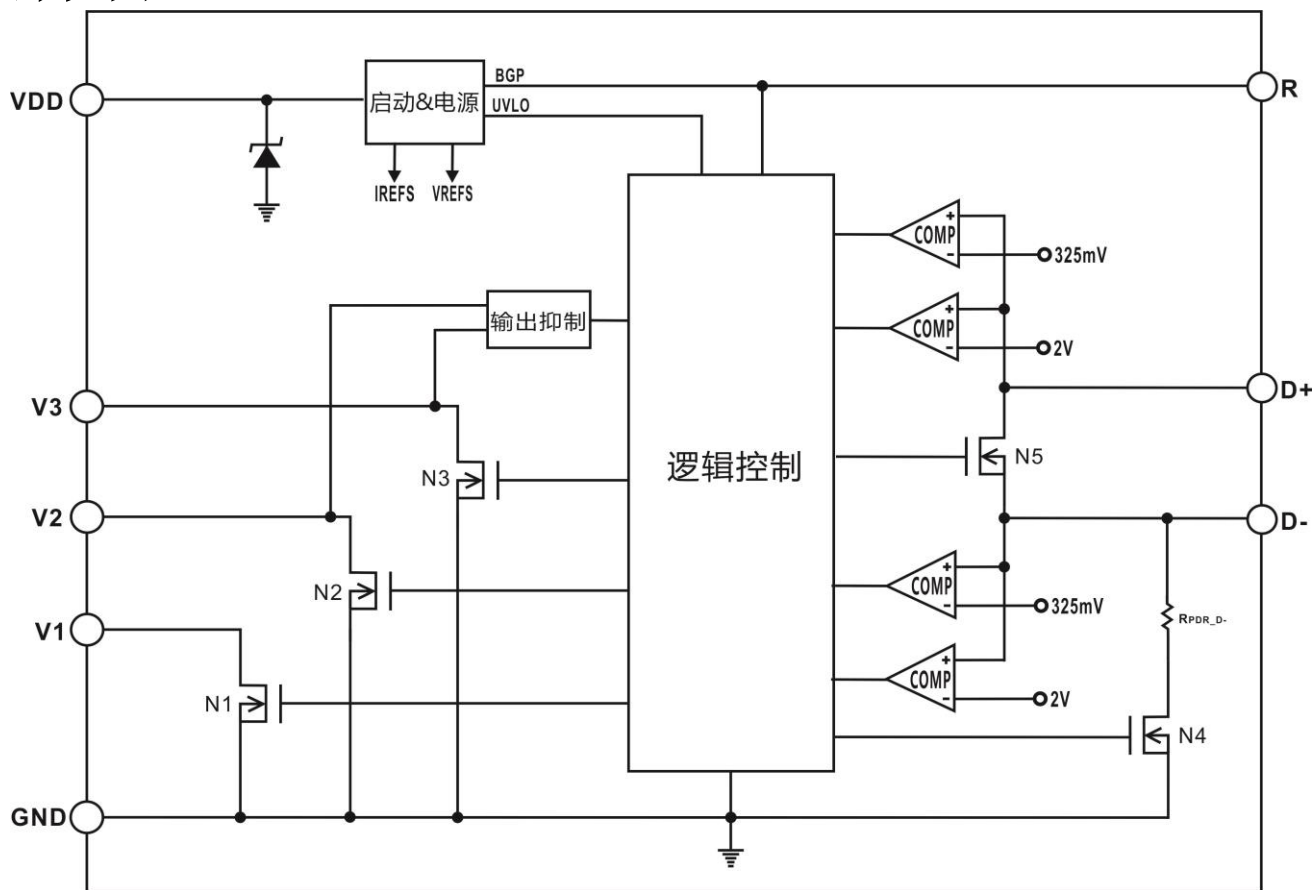
注 1: 最大极限值是指超出该工作范围芯片可能会损坏。在短时间内施加器件允许的绝对最大额定值不会引起产品永久性的损坏,但长时间用在器件允许的最大额定值时,会对产品的可靠性造成影响。推荐工作范围是指在该范围内芯片工作正常,但不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电气参数规范。对于未给定的上下限参数,该规范不予保证其精度,但其典型值合理反映了器件性能。

电气参数

(无特殊说明, Ta=25°C, VDD=5V)

符号	参数	测试条件	最小值	典型值	最大值	单位
电源启动						
V _{ST}	VDD 启动电压	V _{VDD} 上升		3.75		V
V _{UV}	VDD 欠压锁定	V _{VDD} 下降		3.65		V
V _{CLP}	VDD 钳位电压	I _{VDD} =3mA		6.1		V
I _{OP}	VDD 工作电流	N1=N2=N3=OFF		125		μA
V _{REF}	带隙基准电压输出引脚电压			1.21		V
HVDCP 功能						
V _{DAT_REF}	数据检测电压阈值			325		mV
V _{SEL_REF}	输出电压选择阈值			2		V
V _{INHNT}	12V/20V 输出抑制阈值		VDD-0.6			V
T _{DAT_SHT}	数据线路短路延时	V _{out} >0.8V		10		ms
T _{GLITCH_D+}	D+高波动滤波时间	R _R =91kΩ		1250		ms
T _{GLITCH_D-}	D-低波动滤波时间	R _R =91kΩ		1		ms
T _{GLITCH_V}	输出电压波动滤波时间	R _R =91kΩ		40		ms
R _{PDR_D-}	D-下拉电阻			17		kΩ
R _{DS_N1}	开关 N1 导通电阻	I _{N1} =200uA			300	Ω
R _{DS_N2}	开关 N2 导通电阻	I _{N2} =200uA			300	Ω
R _{DS_N3}	开关 N3 导通电阻	I _{N3} =200uA			300	Ω
R _{DS_N4}	开关 N4 导通电阻	I _{N4} =200uA			300	Ω
R _{DS_N5}	开关 N5 导通电阻	I _{N5} =200uA, V _{D+} <3.6V		10		Ω
C _{DCP_PWR}	数据线路电容			1		nF

内部框图



应用说明

TP1001 是一款支持 QC2.0 快速充电协议的低成本接口控制芯片。TP1001 集成了所有必要的功能，可以将 QC2.0 功能添加到 AC/DC 适配器、充电器和移动电源等其他开关电源设备中，以实现对支持 QC2.0 协议的受电设备的快速充电功能。

TP1001 支持 QC2.0 协议的整个输出电压范围，包括 A 类规范的输出电压范围(5V,9V,12V)和 B 类规范的输出电压范围(5V,9V,12V,20V)。TP1001 可以自动检测出受电设备为支持 QC2.0 协议或者为支持 USB 电池充电规范 1.2 版本，并且相应的启用输出电压调节功能。

电源稳压器

如典型应用电路图所示，开关电源的输出电压 V_{OUT} 通过芯片外部的供电电阻 R_{VDD} 对芯片进行供电。当供电电流大于芯片内部所需要的工作电流时，芯片内部的电源稳压器会将 VDD 电压钳位在 VDD 钳位电压阈值，典型值为 6.1V。这有助于 5V~20V 的宽开关电源输出电压通过 R_{VDD} 和 C_{VDD} 来对 TP1001 进行外部供电。 R_{VDD} 和 C_{VDD} 的建议取值为 $R_{VDD} = 3.3\text{ k}\Omega$ 和 $C_{VDD} = 1\mu\text{F}$ 。

VDD 启动/欠压锁定

芯片启动时，当 VDD 电压上升到启动电压阈值时，芯片内部的逻辑电路开始正常工作。当 VDD 电压下降到欠压锁定阈值时，芯片内部的逻辑电路停止工作并复位。一旦 VDD 电压下降到芯片的欠压锁定阈值以下时，必须重新上升到芯片的启动电压阈值后，芯片才能重新开始工作。

芯片基准电流

基准电压输出引脚 R 连接到芯片内部的带隙基准电压，通过连接电阻到地可以设置芯片的基准电流并为内部定时电路提供精准的定时时间。 R_R 建议取值为 $R_R = 91\text{ k}\Omega$ 。

QC2.0 协议接口

TP1001 启动时，当 VDD 电压达到芯片启动电压阈值后的 20ms 或更短时间内，开关 N5 导通(见内部框图)。此时开关 N4 以及输出控制开关 N1~N3 保持关断。这时电源设定为默认的 5V 输出电压值。当 D+ 和 D- 短路后，就可以开始 USB 电池充电规范 1.2 版本中所述的专用充电接口(DCP)与受电设备(PD)之间的正常握手。开关 N5 导通后，TP1001 开始监测 D+ 的电压值。如果该值连续高

于 V_{DAT_REF} (典型值 325mV) 并且低于 V_{SEL_REF} (典型值 2V) 至少 1.25 秒, TP1001 将进入 QC2.0 工作模式。在 QC2.0 模式下, 只要 D+ 的电压低于 V_{DAT_REF} , TP1001 将复位 1.25 秒计时器, 进入 USB 电池充电规范 1.2 版兼容模式, 开关电源默认输出 5V 电压值。

TP1001 进入 QC2.0 工作模式后, 开关 N5 将关断。此时, 开关 N4 导通, 将 D- 通过一个 17kΩ 的下拉电阻连接到地。一旦 D- 的电压下降到 V_{DAT_REF} 以下并持续至少 1 ms 时, TP1001 立即开始接受受电设备通过数据线路 D+ 和 D- 施加的不同输出电压请求。下表是经过汇总的输出电压查找表, 将专用充电接口(DCP)的输出电压与开关 N1, N2 和 N3 的状态进行对应说明。

D+	D-	输出电压	开关状态
0.6V	0.6V	12V	N1=N2=ON, N3=OFF
3.3V	0.6V	9V	N1= ON, N2=N3=OFF
3.3V	3.3V	20V	N1=N2=N3=ON
0.6V	GND	5V(默认)	N1=N2=N3=OFF

当 USB 线缆断开时, D+ 的电压值被下拉电阻 R_{PDR_D+} 拉低 (见典型应用图)。一旦 D+ 的电压低于 V_{DAT_REF} 时, TP1001 将导通开关 N5 从而将 D+ 和 D- 短路并且关断开关 N1~N4。这时 TP1001 进入 USB 电池充电规范 1.2 版兼容模式, 电源默认输出 5V 电压值。 R_{PDR_D+} 的建议取值为 $R_{PDR_D+}=390k\Omega$ 。

保护功能

TP1001 具有多种保护功能以保证系统的稳定和可靠。包括可选的 B 类规范输出电压抑制, 芯片引脚开路保护, 芯片相邻引脚短路保护和芯片供电欠压保护等。

当 TP1001 只应用在 QC2.0 协议的 A 类规范输出电压范围(5V,9V,12V)时, 可以通过将芯片的 V3 引脚短接到 VDD 来实现。此时 TP1001 抑制受电设备通过数据线路 D+ 和 D- 施加的任何 20V 输出电压的请求。

PCB 布局

TP1001 在进行 PCB 布局时, 建议按以下规则进行:

走线

V1, V2, V3 连接到开关电源的反馈网络, 其走线要尽可能的短;

芯片的地线离开开关电源的反馈网络的地线要尽可能的短; 同时走线要远离开关电源的干扰源。TP1001 部分电路的地线必须先回到开关电源输出电容的地, 再与电路其它部分的地线连接。

旁路电容

VDD 的旁路电容尽可能的紧靠芯片的 VDD 引脚和 GND 引脚。

D+ 和 D- 电容

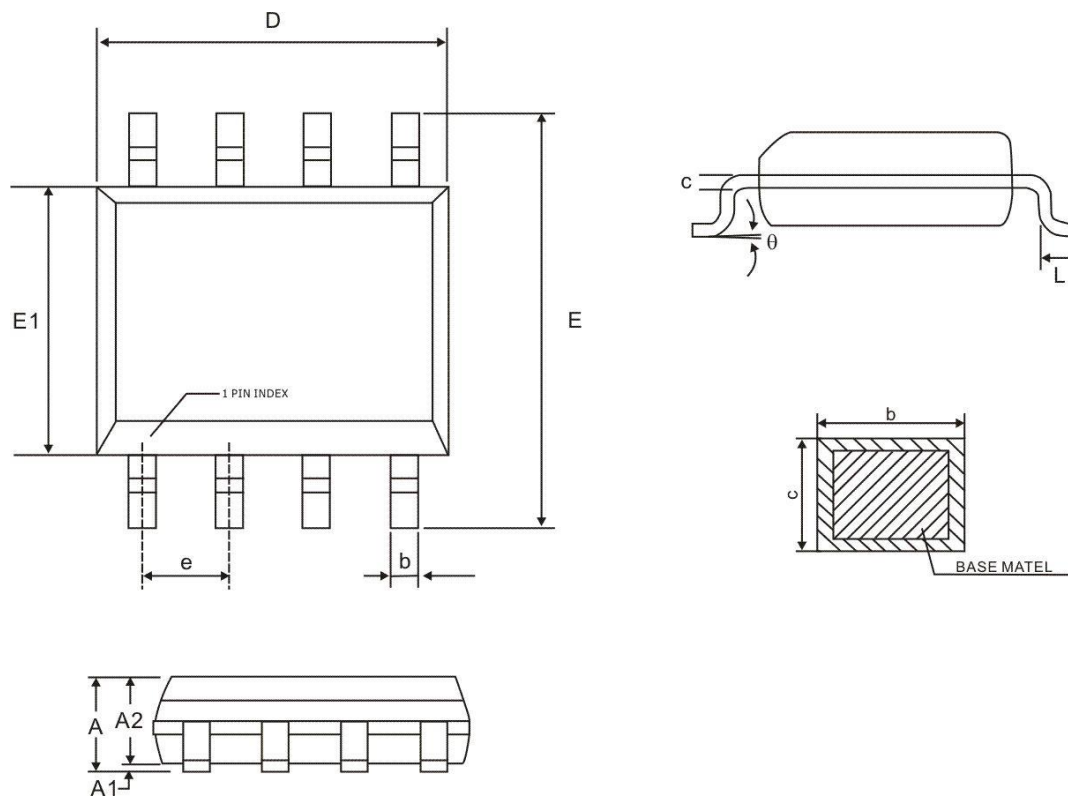
为了减小开关电源对 TP1001 的检测干扰, USB D+ 和 D- 这两个输入引脚必须加旁路滤波电容到地, 且电容须尽可能的紧靠芯片的 D+ 和 D- 引脚。 C_{D+} 和 C_{D-} 的建议取值为 $C_{D+}=C_{D-}=100nF$ 。当 PCB 布局走线不合理时, C_{D+} 和 C_{D-} 的取值可以在不影响 TP1001 检测功能的情况下, 根据实际情况适当加大。

R 电阻

芯片基准电流设置电阻尽可能的紧靠芯片的 R 引脚。

封装外形尺寸

SOP8L



符号	毫米		
	最小值	标准值	最大值
A	1.35	1.60	1.77
A1	0.08	0.15	0.28
A2	1.20	1.40	1.65
b	0.33	-	0.51
c	0.17	-	0.26
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC.		
L	0.38	0.60	1.27
θ	0°	-	8°

注明：本公司对本文档有修改的权利,本公司对本文档的修改恕不另行通知。